

METHOD OF DATA TRANSMISSION

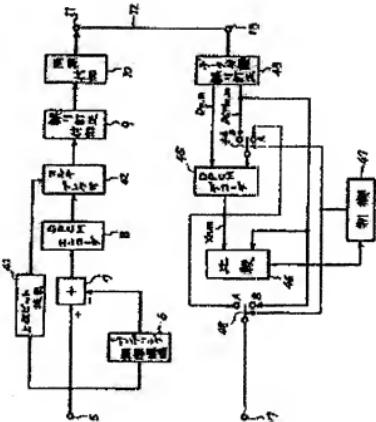
Patent number: JP61247138
Publication date: 1986-11-04
Inventor: KASHIDA MOTOICHI others: 01
Applicant: CANON INC
Classification:
- international: H04B14/06; H03M7/38; H04B14/04
- european:
Application number: JP19850090309 19850425
Priority number(s):

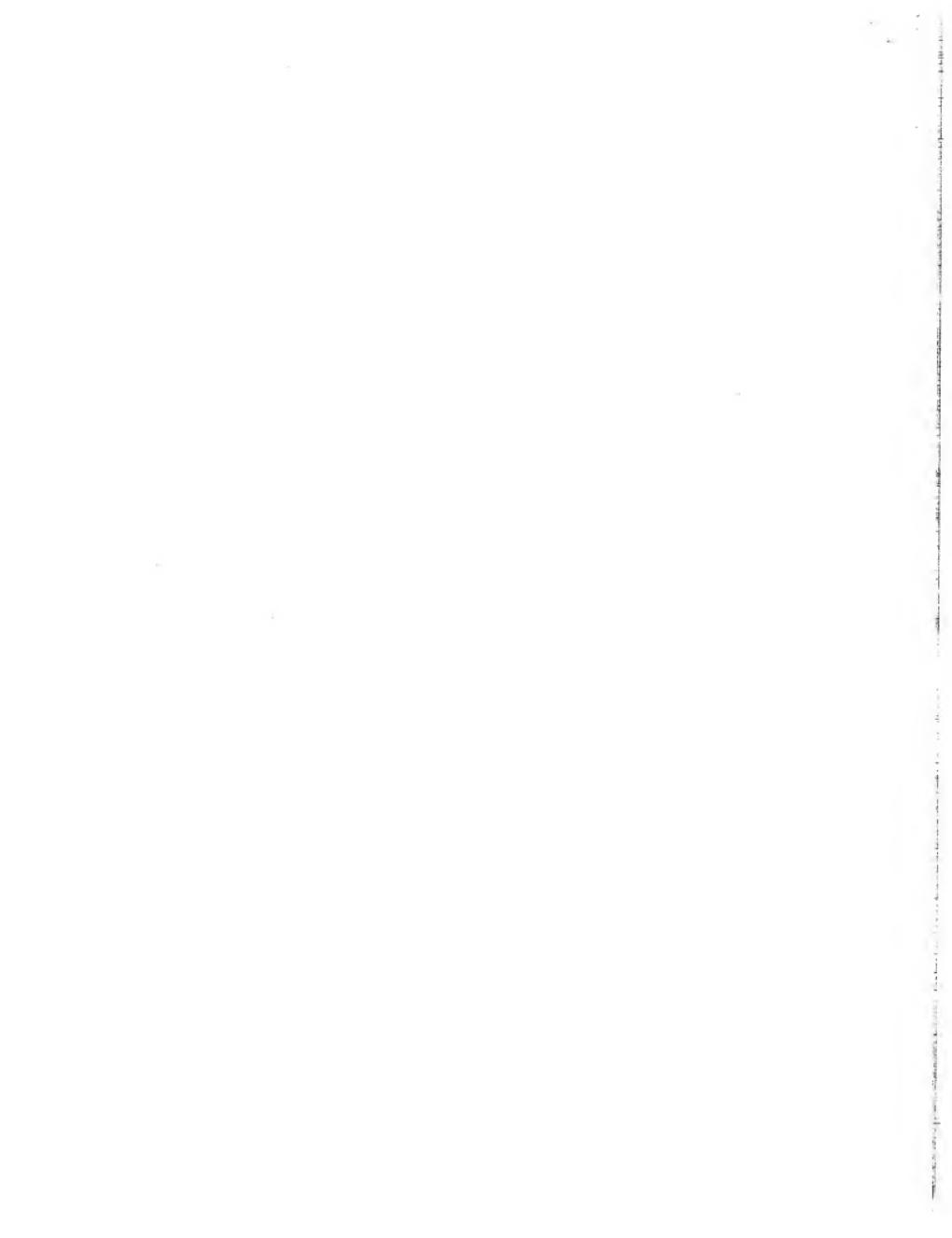
[Report a data error here](#)

Abstract of JP61247138

PURPOSE: To decrease generation of error propagation and to apply band compression by using a high-order bit component of a data, a data based on the difference between the said data and a data just before to send a data string.

CONSTITUTION: An analog inputted from an input terminal 5 is sampled and an 8-bit data obtained in such a way is converted into a DPCM data by a DPCM encoder 8 and then fed to a high-order bit extraction circuit 41. After the circuit 41 adds "1" to the 5th bit from the upper position of the 8-bit data, the high-order 4-bit is separated and fed to a multiplexer 42. The multiplexer 42 arranges in time division a coarse PCM data obtained in this way and a DPCM data outputed from the encoder 8. The output of the multiplexer 42 is added with a redundancy bit by an error correction code addition circuit 9 and added with a synchronizing signal by a synchronizing signal addition circuit 10 and the result is sent to a transmission line 12.





© EPODOC / EPO

PN - JP61247138 A 19861104

PNFP - JP2505734B2 B2 19960612

TI - (A) METHOD OF DATA TRANSMISSION

AB - (A) PURPOSE:To decrease generation of error propagation and to apply band compression by using a high-order bit component of a data, a data based on the difference between the said data and a data just before to send a data string. CONSTITUTION:An analog inputted from an input terminal 5 is sampled and an 8-bit data obtained in such a way is converted into a DPCM data by a DPCM encoder 8 and then fed to a high-order bit extraction circuit 41. After the circuit 41 adds '1' to the 5th bit from the upper position of the 8-bit data, the high-order 4-bit is separated and fed to a multiplexer 42. The multiplexer 42 arranges in time division a coarse PCM data obtained in this way and a DPCM data outputted from the encoder 8. The output of the multiplexer 42 is added with a redundancy bit by an error correction code addition circuit 9 and added with a synchronizing signal by a synchronizing signal addition circuit 10 and the result is sent to a transmission line 12.

FI - G06F15/66&330D; H03M7/38; H04B14/04&Z; H04B14/06&B; H04B14/06&H

PA - (A) CANON KK

IN - (A) KASHIDA MOTOICHI; TAKEI MASAHIRO

CT - (B2) JP58162142 A []; JP58122746B B []

AP - JP19850090309 19850425

PR - JP19850090309 19850425

DT - I

FT - 5B057/CA11; 5B057/CA16; 5B057/CB18; 5B057/CG03; 5B057/CH14; 5J064/AA01; 5J064/AA02; 5J064/BA04; 5J064/BA05; 5J064/BB08; 5J064/BC25; 5J064/BD02; 5J064/BD03; 5K041/AA03; 5K041/EE19; 5K041/GG03

IC - (A) H03M7/38; H04B14/04; H04B14/06

- (B2) H04B14/06; H03M7/38; H04B14/04

© WPI / DERWENT

AN - 1986-329820 [50]

TI - Data series with correlation transmission - performing transmission according to difference between adjacent data NoAbstract Dwg 0/8

IW - DATA SERIES CORRELATE TRANSMISSION PERFORMANCE TRANSMISSION ACCORD DIFFER ADJACENT DATA NOABSTRACT

PN - JP61247138 A 19861104 DW198650 018pp

IC - H03M7/38; H04B14/06

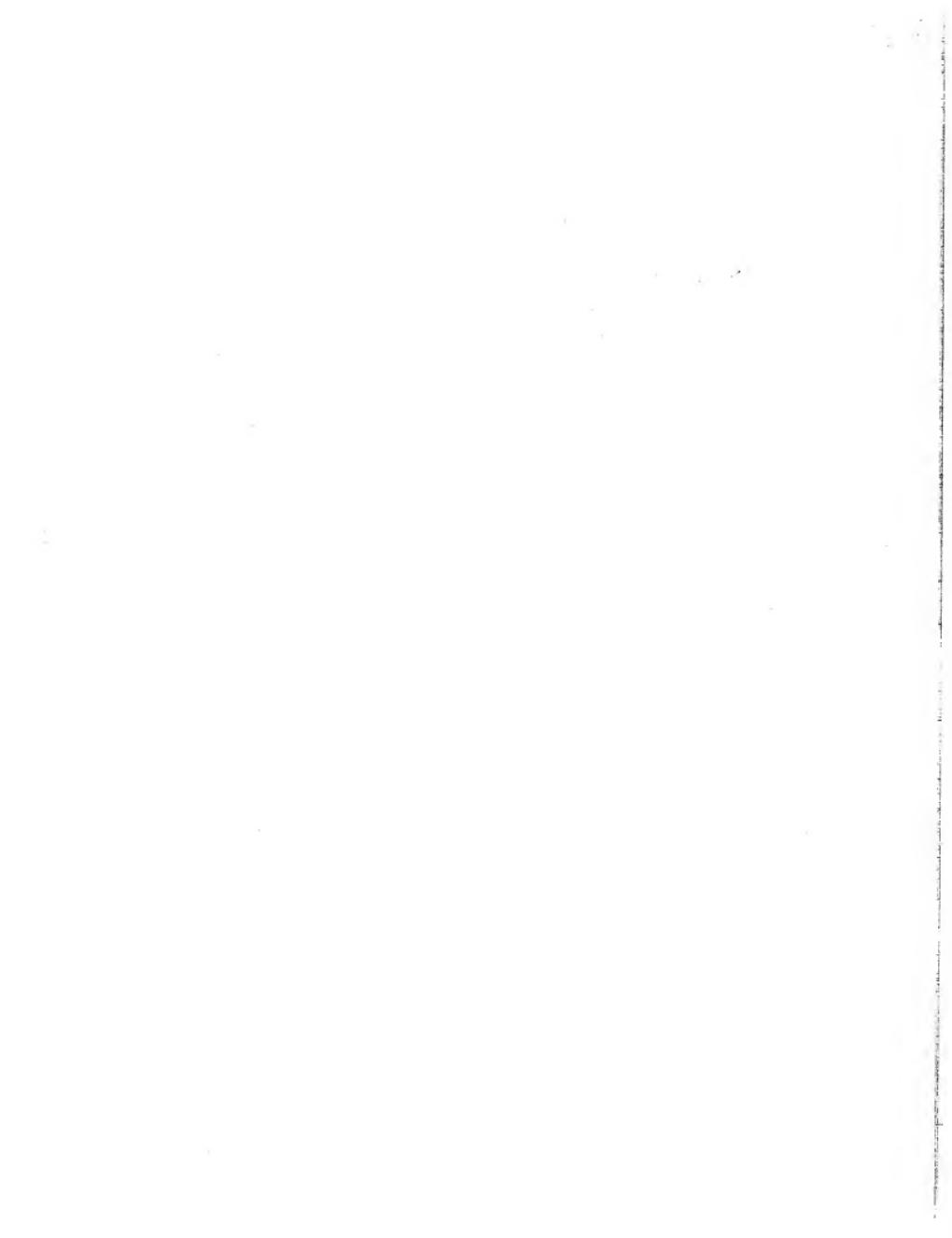
MC - U21-A04 U21-A05 W02-C09

DC - U21 W02

PA - (CANO) CANON KK

AP - JP19850090309 19850425

PR - JP19850090309 19850425



⑪ 公開特許公報 (A) 昭61-247138

⑫ Int.Cl.¹H 04 B 14/06
H 03 M 7/38
H 04 B 14/04

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)11月4日

B-7323-5K
6832-5J
Z-7323-5K

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 データ伝送方法

⑮ 特 願 昭60-90309

⑯ 出 願 昭60(1985)4月25日

⑰ 発明者 横田 素一 川崎市高津区下野毛770番地 キヤノン株式会社玉川事業所内

⑰ 発明者 武井 正弘 川崎市高津区下野毛770番地 キヤノン株式会社玉川事業所内

⑰ 出願人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑰ 代理人 弁理士 丸島 儀一

明細書

1. 発明の名称

データ伝送方法

2. 特許請求の範囲

前後のデータが互いに相関性をもつデータ系列を、該系列中のデータの上位ビット分と、該データとその直前のデータとの差分に基くデータとによって伝送するデータ伝送方法。

3. 発明の詳細な説明
<産業上の利用分野>

本発明は前後のデータが互いに相関性をもつデータ系列を伝送するためのデータ伝送方法に関する。

<開示の概要>

本明細書及び図面は前後のデータが互いに相関性をもつデータ系列を伝送するためのデータ伝送方法について、データの上位ビット分とその直前のデータとの差分に基くデータとによって前記データ系列を伝送することにより、帯域圧縮効果と共に、誤り伝播を良好に防止することのできるようにする技術について開示するものである。

<従来の技術>

一般に、オーディオ信号やビデオ信号等の時間的に相関性のあるアナログ信号を標本、量子化し、更にアナログ-デジタル変換することによって得られたデジタル信号、例えばPCM(Pulse Code Modulation)化されたデータよりなるデータ系列は前後のデータが互いに相関性をもつことになる。従来、この様なデータ系列を伝送系で伝送したり、磁気テープ等の記録媒体に記録再生する際、複数個の情報データよりなるデータグループの1グループ以上と同期用データ、誤り検出用データとデータフレームを構成し、このフレーム毎に伝送を行っている。

ところが、上述の如き同期用データ、誤り検出用データに代表される冗長データの増加、更にはそのビット数の増加は、データ伝送時に於ける伝送信号周波数の上昇、伝送帯域の増加等をもたらす、伝送路の周波数特性の影響や外来ノイズの影響を受けやすくなり、伝送中の誤りの増加につながる。また磁気テープ等の記録媒体に記録・再

生する場合には記録波長の短波長化となり、媒体の周波数特性、ゴミ、傷等による信号欠落(ドロップアウト)などの影響を受けやすくなる。また受信又は再生アナログ信号の高品質化をはかるために、各情報データの量子化ビット数を増大させた場合にも、上記と同様に伝送周波数の上昇、記録波長の短波長化につながり、同様の問題が発生する。

この様なデータレートの増大を軽減する技術として帯域圧縮がある。帯域圧縮技術には種々の方法があるが、よく使用される方法として、予測差分PCM方式(Differential PCM……以下DPCMと記す)によるデータ変換を用いることが考えられている。DPCM方式とは過去の情報データを用いて次のディジタルデータを予測し、予測値と現実のデータとの差(予測誤差)のみを一定量子化ステップで量子化する方式であり、前述の如き通常のデータ伝送方法に比べ、同品質の信号の伝送をする場合にはDPCM方式によるデータ変換を用いた伝送方法の方が、伝送に費する

れる。更に同期信号付加回路10で同期信号が付加されて後、端子11を介して伝送路(例えば記録再生装置)12へ排出される。

一方伝送路12より端子13を介して得た伝送データは、同期信号分離回路14で同期信号と他のデータとが分離され、更にこの分離された同期信号に基いて誤り訂正回路15にて周知の誤り訂正が行われる。誤り訂正が施されたデータはDPCMデコーダ16で原アナログ信号波形が復元される。

＜発明が解決しようとする問題点＞

ところが、このような帯域圧縮技術を用いてデータの伝送を行う場合、過去のデータから予測値が求め手となる。一般にこの予測法としては直予測法の様に過去の1データが予測低減の場合はや、過去の複数のデータを用いる線形予測法等があるが、いずれの場合にも、一旦伝送路上に誤りが発生すると、そのデータを用いて予測復号した次のデータも誤りとなり、復号時ににおいて誤りは無限に伝播してしまうことになる。

量子化ビット数を少なくすることができる。

第5図はDPCM方式による従来よりの伝送データ形態を示す図である。図中、1は同期信号(Sync)、2は差分データ系列、3は周知のCRC等の誤り訂正及び検出のためのデータである。

第6図はDPCM方式によるデータの符号及び復号の様子を示す図で、図中、Sは入力アナログ信号波形、D1, ..., Dn-1は直前のデータとの差の値を示し、各データに全く誤りが生じなければ原入力アナログ信号波形は忠実に再現されることになる。

第7図は上述の如きシステムを実現するための概略構成を示すブロック図である。第7図において端子5より入力されたアナログ信号をサンプリングしたデータは1サンプリング期間遅延器6を介したデータと、遅延されないデータとが加算器7で演算され、その演算結果がDPCMエンコーダ8に供給され、所定ビット数のデータとされる。この所定ビットのデータは誤り訂正符号付加回路9に供給され、前述した如き冗長ビットが付加さ

れる。第8図は誤り伝播の様子を示す図である。今、時刻t1, t2で誤りが発生したとすると、D1, ..., Dn-1が誤りデータであり、以後の復元データは図示の如く誤りが伝播されたものとなってしまう。

他方、誤り伝播を生じさせないためには差分データを伝送する訳にはいかず、帯域圧縮は行えなかつた。

本発明は上述に代被される如き問題に鑑み、誤りの伝播が発生することが極めて少なく、かつ帯域圧縮の行い得るデータ伝送方法を提供することを目的とする。

＜問題点を解決するた

め＞

上述の目的下に於い
の上位ビット分と該テ
の差分に基くデータ：

明によればデータ
の直前のデータと
データ系列を伝送

＜作用＞

上述の構成によ
分により誤りの伝
分に基くデータに

の上位ビット
共に、前記差
も得られる様

になった。

＜実施例＞

第1図は本発明のデータ伝送方法による符号、復号のための構成の一例を示す図である。また第2図は本発明による1データブロック分の伝送データ形態の一例を示す図で、図中 Sync(i) は同期信号であり、この同期信号に基いて以降の各データが分解できるものである。同期信号の後には直前のデータブロックの最終データと、本データブロックの先頭データとの差分値を量子化したデータ(ここでは DPCM 化したデータとする) Di, 0 が続く。尚 Dn, m-1 は n 番目のデータブロックの m 番目の DPCM データであることを示す。

Di, 0 に続いて今度は本データブロック(i)の先頭データを粗く PCM 化したデータ PCM i, 0 が続く。PCM n, m-1 は n 番目のデータブロックの m 番目の粗い PCM データであることを示す。この後、第2図に示す如く Di, 1, PCM i, 1, Di, 2, ..., PCM i, n-1, Di, n-1, PCM i, n-1, という順序で伝送され、1データブロ

クは 256 の量子化レベル中粗 PCM データの示すレベルの士 8 レベル内(第4回中点線 A 内)に入っている答である。

今、Di, 1 に誤りが発生し、D' i, 1 と誤認してしまうと第4図中実線 S' で示す如く復元データも誤りとなり、以後この誤りが伝播する。本実施例では i, 1 に於ける復元データが点線 A の範囲内に入らないことにより、この復元データ及び D' i, 1 が誤りであると判断し、復元データを PCM i, 1 と置換する。それ以後は Di, 2, Di, 3, ..., を順次加算していく本来の DPCM 復号動作に戻る。これによりこの矯正復元データは以後第4回中一点鎖線の如くなり本来の復元データに近いものとなる。

以下、これらの作用を実現するための第1図各部の動作について説明する。5より入力されたアナログ信号をサンプリングして得た 8 ビットデータは第7図の装置と同様に DPCM エンコーダで DPCM データとされる一方、上位ビット抜出回路 41 へ供給される。該抜出回路 41 では前述の

タク分のデータ伝送が終了する。そして最後に、第5図 3 と同様の周知の CRC 等の誤り訂正及び検出のためのデータを伝送する。

さて前述の粗い PCM データであるが、アナログ原信号のサンプリングされたデータが 8 ビットで 2⁸ の量子化レベルを有しているとすると、例えば 4 ビットとし、16 レベル間隔毎(…, -32, -16, 0, 16, 32, ...) のレベル中でサンプリングデータに最も近いものを選ぶ。これはサンプリングデータの上位 4 ビットに対応しており、実際にはサンプリングデータの上から 5 番目のビットに "1" を加算した後の上位 4 ビットのデータを抜き出せば良い。

第4図は本実施例のデータ矯正を説明するための図である。本来誤りがなければ原アナログ信号(4)に沿った形のデジタル信号が第6図に示す如く復元される答である。即ち原アナログ信号のサンプリング点毎に DPCM データを用いて演算される。この誤りのない復元データは粗い PCM データの量子化間隔内に入っている答である。例え

ば如く 8 ビットデータの上から 5 番目のビットに "1" が加算されて後、上位 4 ビットが分離されマルチプレクサ 42 に供給される。マルチプレクサ 42 ではこうして得た粗 PCM データと DPCM エンコーダより出力される DPCM データとが第2図に示す如く時分割に配列される。

マルチプレクサ 42 の出力データには誤り訂正符号付加回路で前述の冗長ビットが、更に同期信号付加回路 10 で同期信号が付加されて後伝送路 12 に供給される。

伝送路 12 を介したデータはデータ分離及び誤り訂正回路 43 に供給される。該回路 43 ではまず同期信号が分離されると共に、この同期信号に基いて各データが復元され、復元された前述の冗長ビットにより誤り訂正が行われる。該回路 43 で分離された DPCM データ Dn, m は DPCM デコーダ 45 に入力される。一方、前記回路 43 で分離された粗 PCM データ PCM n, m はスイッチ 44 の B 側端子、比較器 46 及びスイッチ 48 の B 側端子に供給される。DPCM デコーダ 45

では復元データが演算されるのであるが、この復元データは比較器46の他方の入力、スイッチ44のA側端子及びスイッチ48のA側端子に供給される。比較器46では前述した様に復元されたデータ $X_{n,m}$ とPCM n,m とが比較され、ある値以上の差があるか否かの検出結果、即ち $X_{n,m}$ が誤りか否かの判別結果を制御回路47に供給する。 $X_{n,m}$ が誤りだと判断された場合には制御回路47はスイッチ44、48を夫々B側に接続する。この時スイッチ48からは誤った $X_{n,m}$ に代わりPCM n,m が出力され、これと共にDPCMデコーダ45ではPCM n,m に基づき $X_{n,m+1}$ 以降のデータを演算する。そして比較器46で $X_{n,m+1}$ がPCM $n,m+1$ と大きな差がないと判断されれば制御回路47はスイッチ44、48を夫々再びA側に接続する。この様にすることによってまたスイッチ48よりは $X_{n,m+1}$ が出力される様になり、この $X_{n,m+1}$ 及び $D_{n,m+1}$ を用いて次の $X_{n,m+2}$ がDPCMデコーダで演算されるという通常の動作に戻るものである。

タ間の差分に基くデータ列に変換する手法であれば、例えば適・予測差分PCM方式(ADPCM)等の他の方式も用いる伝送系に本発明を適用する事が可能である。

<発明の効果>

以上説明した様に本発明によれば、帯域圧縮効果と共に、誤り伝播を完全に防止することのできるデータ伝送方法を得ることが可能となった。

4. 図面の簡単な説明

第1図は本発明のデータ伝送方法による符号符号のための構成の一例を示す図。

第2図は本発明による伝送データ形態の一例を示す図。

第3図は本発明による伝送データ形態の他の例を示す図。

第4図は本発明による復号の様子の一例を示す図。

第5図はDPCM方式による従来よりの伝送データ形態を示す図。

第6図はDPCM方式によるデータの符号及び

上述の如く構成すれば帯域圧縮効果が得られると同時に誤り伝播は全く生じないものであり、更には実質上誤り訂正を施したのと同様の結果を得ることができる。

上述実施例は1つのデータブロックがDPCMデータと粗PCMデータのみで構成されているが、本発明の更に好適なる実施態様としては、各データブロックの先頭のデータについては、サンプリングデータをそのままPCM化したデータとする。第3図はこの様な本発明の他の実施例による伝送データ形態を示す図である。第3図に於いて第2図と同様のデータについては同一符号とする。PCM i は、時刻 $i-1$ に於けるサンプリングデータをPCM化したものである。

この様にすれば誤りが発生した場合に於いても、データブロックが更新される毎に復元データの精度が高まることになり、確めて原アナログ信号に近い復元データを得ることができる。

尚、上述の実施例に於いてデータの変換方法はDPCM方式を例にとつて説明したが、接続データ

復号の様子を示す図。

第7図は第6図に示す如きシステムを実現するための概略構成を示すブロック図。

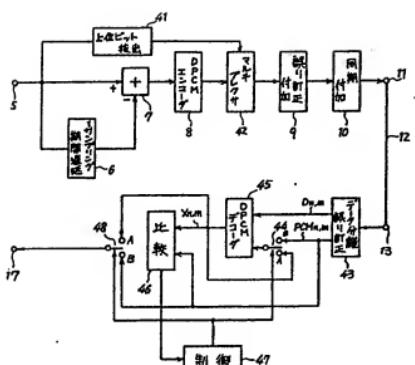
第8図は誤り伝播の様子を示す図である。

図中、1は同期信号、3は誤り訂正等のための冗長ビット、8はDPCMエンコーダ、41は上位ビット抜出回路、42はマルチブレクサ、43はデータ分離及び誤り訂正回路、44、48はスイッチ、45はDPCMデコーダ、46は比較器、47は制御回路、PCM n,m は上位ビット分としての粗PCMデータ、D n,m はDPCMデータである。

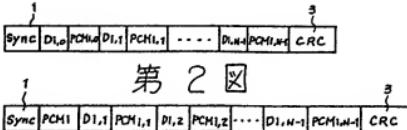
出願人 キヤノン株式会社

代理人 丸島儀一

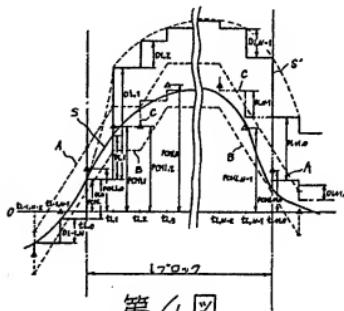




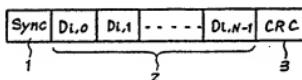
第1図



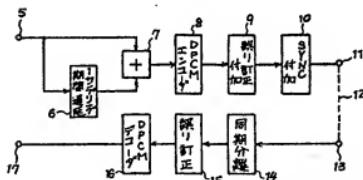
第2図



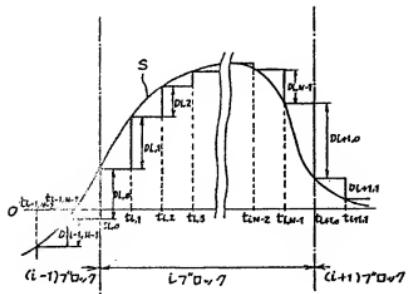
第3図



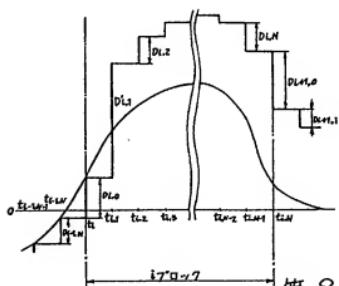
第5図



第7図



第6図



第8図